形状記憶合金薄膜を用いたアクチュエータの作製 -マイクロシステムの開発-

秋本恭喜・小幡睦憲・池田 哲・江田善昭・岡田正孝 生産技術部

Fabrication of actuator which uses shape-memory alloy thin film. — Development of micro system—

Yasuki AKIMOTO•Mutsunori OBATA•Tetsu IKEDA•Yoshiaki EDA•Masataka OKADA Production Engineering Division

要旨

TiNi 形状記憶合金薄膜を用いた,カンチレバー型の TiNi/SiO₂/Si 三層構造アクチュエータを作製した.また加熱・ 自然冷却により可逆的駆動動作を確認し、そのときの抵抗値・変位量を計測した.併せて、マイクロシステム開発に向 け、ガラス基板加工・フォトリソグラフィ・ウェハー各プロセスデータ取得を行った.

1. はじめに

形状記憶合金は、一般に、メガネフレーム、携帯電話の アンテナ、下着など広く利用されている.

また,形状記憶合金は大きな動作量と発生力を有し,単 純な機構であるので,形状記憶合金をマイクロ化できれ ば,他のアクチュエータと比較しても将来有望なマイクロ アクチュエータとなる可能性がある.

さて、SiとSiO₂膜の間にはFig.1のように、膜面が凸面 になって基板表面が薄膜の拡張力を受け、薄膜断面に膜の 拡張を妨げる圧縮応力が作用する.このためこの内部応力 により曲がろうとする力に対し、平面等に形状記憶された TiNi 形状記憶合金膜を貼り合わせることにより形状記憶 合金薄膜の復元力を利用してダイヤフラム式やカンチレ バー式構造のアクチュエータを構成し、マイクロシステム への適用を検討している.



Fig.1 内部応力による変位を利用

例えば, Fig.2 のようなスイッチを想定し,過電流により形状記憶合金が過熱時所定の温度で,平面への復元力により電気回路を遮断するシステムの実現に向け試作・検討中である.



2. 作製プロセスについて

半導体製造微細加工技術を利用したパッケージ用ガラ ス基板加工プロセス及び、シリコンウエハからカンチレバ ー式アクチュエータを形成するプロセスを Fig.3~Fig.5 に 示す.



Fig.3 パッケージ用ガラス基板加工プロセス



Fig.5 作製プロセス-ウェハープロセス-

2.1 薄膜の成膜 [Fig.5 中(1)(2)]

主要な形状記憶合金薄膜・TiNi 薄膜の形成は,DC マグ ネトロンスパッタ装置を用い,基板温度(300°C),Ar ガス 圧力(0.5Pa)にて,TiNi(60/40at.%)合金ターゲットに DC パワー100W で 60min 印加,ターゲットから100mm 離 れた2インチ ϕ 200 μ m厚の0.5 μ m厚酸化膜付きシリコン ウエハ基板上に約0.9 μ m厚のTiNi薄膜を形成した.その 後,形状記憶のための熱処理(700°C0.5hr/500°C5hr)を行っ た.TiNi薄膜の成膜レートをFig.6に示す.

また、TiNi 薄膜の示差走査熱量計(DSC)測定結果を Fig.7 に示す. マルテンサイト変態点(59.06℃),逆マルテ ンサイト変態点(76.74℃)をそれぞれ得た. このときの薄 膜の組成比は, Ti:Ni=55.6:44.4 であった.



SiO₂ 薄膜の形成は, RF マグネトロンスパッタ装置を用 い, 常温で Ar ガス圧力 (0.1Pa), SiO₂ターゲットに RF パ ワー100W で 300min 印加, ターゲットから 150mm 離れた TiNi 成膜後の基板上に約 0.5 μ m 膜厚の SiO₂ 薄膜を形成し た. SiO₂ 膜は Si 層エッチング時, TiNi 薄膜を保護するた めに使用する. SiO₂薄膜の成膜レートを Fig.8 に示す.



2.2 フォトレジスト塗布・パターニング [Fig.5 中(3)(4)] フォトレジストには、ネガ型レジスト(OMR85,25cp),前 処理剤に HDMS(ヘキサメチルジシラザン)をスピンコータ で塗布¹⁾、ベーク後両面露光機で露光後、現像した.各装 置を Fig.9 に示す.



Fig.9 スピンコータ・両面露光機

2.3 薄膜のパターニング [Fig.5 中(5), (9)]

SiO₂ 薄膜は,緩衝フッ酸 BHF (HF+NH₄F=1:5 (体積比)) 溶液で 8min, TiNi 薄膜は HF+HNO₃+H₂O (=1:1:2(体積比)) 溶液 10sec 浸せきによりパターニングを行った.特に,パ ターニング中フォトレジストが HF+HNO₃液に対して剥が れやすくなるため,処理時間の短縮化,浸せき処理前後の レジストのベーキング及び,レジスト塗布前の前処理剤 (HDMS)コートが必要不可欠である.

2.4 Si 層のエッチング²⁾ [Fig.5 中(7)(8)]

Si エッチャントとして 25%水酸化テトラメチルアンモ ニウム水溶液(TMAH)によるウェット及び, 六フッ化硫黄 (SF₆)によるドライエッチングを併用した. それぞれのエ ッチングレートを Fig.10 に示す.



3. 試作・評価 3.1 カンチレバーの試作

四対のカンチレバーが電極パッドを介して電流導入で きるように配置,試作した試料外観を Fig.11 に示す.

なお,カンチレバーサイズは,長さ 7mm×幅 3.5mm, 最小電流経路幅 1.5mm とした.



Fig.11 試作試料の外観

3.2 加熱試験

試作試料をホットプレートにより加熱・自然冷却を行い、そのときの変位をビデオ及びレーザー顕微鏡により観測した.室温~加熱昇温時~降温時のカンチレバーの変位の様子を Fig.12 に示す.

約 50℃を超えたあたりから徐々にカンチレバー先端が 上昇し始め,80℃でほぼピーク位置となった.降温側では, 80℃から徐々に下降しはじめ 40℃にかけてゆっくりと下 降したが昇温前の状態までは,完全復帰しなかった. 変位量は,カンチレバー毎にバラツキが見られたが,レ ーザー顕微鏡計測により,加熱昇温時に約 260~450 μ m 上 昇し,降温時に約 180~440 μ m の下降が確認された.





加熱昇温時(80.5℃)



降温時(34.9℃) Fig.12 加熱昇温・降温時の変位状況

3.3 電気抵抗値評価

四端針プローバにホットプレートを設置し, 試料を加熱 昇温~降温させる際に, 四端子抵抗法により電極パッド間 の抵抗値を評価した. 評価状況を Fig.13 に示す. また, 温度による抵抗値の変化を Fig.14 に示す.

Fig.12 で示すカンチレバーの変位の開始と終了の温度 が抵抗値の変化状況と良く一致していることが判った.

ただ、TiNi 薄膜の抵抗変化(相転移)温度幅がパターニ ング加工前と比較すると+5℃程ブロードになっている事 が確認され、フォトリソプロセス、ウェハープロセスを経 て膜の劣化が進んでいると想定される.

また,各端子間の電気抵抗は,TiNi薄膜の膜厚とパターン幅に依存するが,24Ω程であった.



Fig.13 電気抵抗の評価



4. むすび

以上, TiNi 形状記憶合金薄膜を用いた, カンチレバー型 の TiNi/SiO2/Si 三層構造アクチュエータ作製の取り組 みを報告した.

今回試作により TiNi/SiO2/Si の三層サンドイッチ構 造において加熱・冷却により可逆的駆動動作を確認でき た.また併せてマイクロシステム開発に向け必要となるガ ラス基板加工・フォトリソグラフィ・ウェハー各プロセス データを取得した.

現状, Si 層のエッチングにおいて, TMAH エッチング及 び, SF₆ドライエッチング時のエッチング量にムラがあり, カンチレバーの角度・位置にバラツキがみられた.このこ とから位置決めには Si 層の厚み制御に工夫が必要である こと及び,各薄膜・Si 層それぞれの最適な厚みを求める必 要がある.

これらを踏まえ、今後形状記憶合金薄膜をアクチュエー タに適用する試みを進展させ、電子回路に組み込めるマイ クロブレーカーや、情報機器分野へ向けたスイッチなど新 規なマイクロシステム開発へ取り組む.

参考文献

- 難波康典、"Si 光導波路の作製"、高知工科大学卒業研 究報告、平成17年2月22日
- 江田善昭,閔慶福、"TMAH による Si のウェットエッチ ング",平成 16 年度大分県産業科学技術センター研究 報告,pp.42-44

本実験に使用した DC マグネトロンスパッタリング装置 (i-sputter)は、日本自転車振興会の補助金を受けて平成 15 年度設置したもの.