

# YBa<sub>2</sub>Cu<sub>3</sub>O<sub>x</sub> 薄膜の作製

—高機能センサの研究開発(第二報)—

秋本恭喜・小幡睦憲・池田 哲  
機械電子部

## Fabrication of YBa<sub>2</sub>Cu<sub>3</sub>O<sub>x</sub> Superconducting Thin Film.

—The study and development of the high function sensor (Part 2)—

Yasuki AKIMOTO・Mutsunori OBATA・Tetsu IKEDA  
Mechanics & Electronics Division

### 要旨

ヘリコンスパッタ装置を用いて、SrTiO<sub>3</sub>基板へYBaCuO薄膜の作製・評価を行った。膜厚 120nm と薄い膜ながら配向性の良い膜が得られた。膜質の向上が急務であるが現状、臨界温度特性がオンセット Tc on ≃ 85K、ゼロ抵抗温度 Tc zero ≃ 74K と昨年度実施したMgO基板での成膜特性<sup>(1)</sup>に対し、それぞれ数Kの特性向上が確認された。なお、67Kにおける単位面積あたりの臨界電流密度は 8.3×10<sup>3</sup>A/cm<sup>2</sup>であった。

### 1. はじめに

1986年酸化物超伝導体の発見以来、高温超伝導体をいかにエレクトロニクスへ応用するかについて多くの研究がなされている。本研究では、高温超伝導体を用いたセンサの開発を目指し、超伝導体の特徴を活かしつつ、十分に使いこなせる技術を保有するため薄膜作製から取り組みを行っている。本年度は、基板にMgOと並んでよく使用されるペロブスカイト構造を有するYBaCuO (以下YBCOとする)に近い構造をもつSrTiO<sub>3</sub>を用いた。昨年度使用したMgO(100)基板は、岩塩構造で、YBCOとの格子ミスマッチが9パーセント、これに対しSrTiO<sub>3</sub>基板は、YBCOとの格子ミスマッチは2パーセント以下<sup>(2)</sup>とよりYBCOに近い構造であるため膜質の向上が期待できる。ここでは成膜圧力、成膜時間等をパラメータとしたヘリコンスパッタ装置による成膜実験状況について報告する。

### 2. 実験方法

#### 2.1 成膜装置について

本実験では、ヘリコンスパッタにより、YBCO薄膜を形成した。Fig. 1は実験装置の概略図を示す。ヘリコンスパッタ装置は、カソードにRFコイルによる放電維持形式を採用しており、カソード近傍のみでの放電の局在化が可能で、従来の平行平板タイプの形式と比較し基板の関与が少ないため、より低プラズマダメージ化が図れると期待されている。本スパッタ装置は準備室を備え、成膜室の到達真空度は、ターボ分子ポンプを用いて 1.3×10<sup>-5</sup>Pa 以下である。

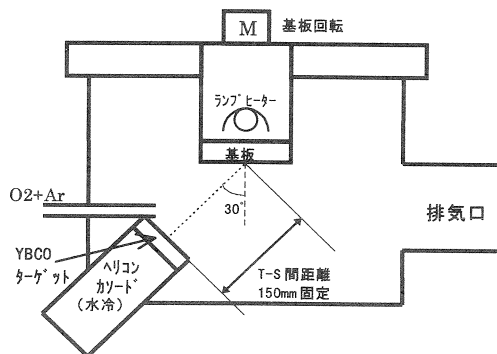


Fig. 1. 成膜装置

#### 2.2 成膜方法及び条件

基板は、10mm 角、0.5mm 厚の片面鏡面研磨 SrTiO<sub>3</sub>(100)単結晶基板を用いた。成膜方法は、基板温度を設定温度まで昇温後、プリスパッタを 15min、そして所定時間のスパッタを行った。成膜後は、約 27KPa の純酸素ガスを導入し、基板の自然冷却を行った。成膜条件を Table1. に示す。

Table1. 成膜条件

ターゲット	YBa <sub>2</sub> Cu <sub>3</sub> O <sub>7-δ</sub> 焼結体 (2inch φ)
基板	SrTiO <sub>3</sub> (100) 単結晶基板 (10mm□)
基板温度	997 K
基板-ターゲット間距離	150 mm
基板回転	9 rpm
スパッタガス	Ar:O <sub>2</sub> = 3:1
全圧	4, 10, 12, 14, 20 Pa
RFパワー	50 W
成膜時間	480, 1020, 1680, 2880 min

2.3 薄膜の評価

Table2. はここで用いた YBCO 薄膜の評価方法を示す。

室温抵抗値	デジタルマルチメータ
臨界温度	4 端子測定法
結晶性	X線回折
膜厚	段差計

3. 実験結果及び考察

3.1 成膜時間による特性の変化

Fig. 2 は基板温度 997K で成膜時間をパラメータにとり臨界温度を測定した結果を示す。Fig. 3 は各サンプルの膜厚測定結果を示す。なお図中の番号はサンプル番号を示す。ここでは、膜厚に比例して飽和傾向を示すものの臨界温度特性が良くなっていることが確認された。

ただし、成膜レートは 0.05nm/min と YBCO 膜の 1 ユニットセル成膜するのに約 24min 要している。Fig 4 は Fig 2 で示した同サンプルについて室温での抵抗の測定値をプロットしたものである。この図では臨界温度特性の向上と室温抵抗値の減少との相関が良く表現されており室温抵抗の値を膜質のパラメータとして利用している。

3.2 成膜圧力による特性の変化

Fig. 5 は成膜圧力を 4Pa から 20Pa まで変化させたときの室温抵抗値の変化を示す。図より 14Pa の近傍で極小値をとることがわかった。また、Fig. 6 は、同サンプルの膜表面の様子を示す。目視により室温抵抗が小さくなるほど YBCO 表面色が黒みを帯びていることがわかる。これは、成膜圧力の変化により、スパッタ中の粒子の散乱やそれぞれの元素のスパッタ率の違いなどから成膜した YBCO 膜がターゲット組成とのずれ及びそれに伴う成膜レートの増減が生じているものと考えられる。ここでは室温抵抗及び表面の色が膜厚（成膜レート）に比例していることを確認した。なお、組成比の評価については今後測定の検討を行う。

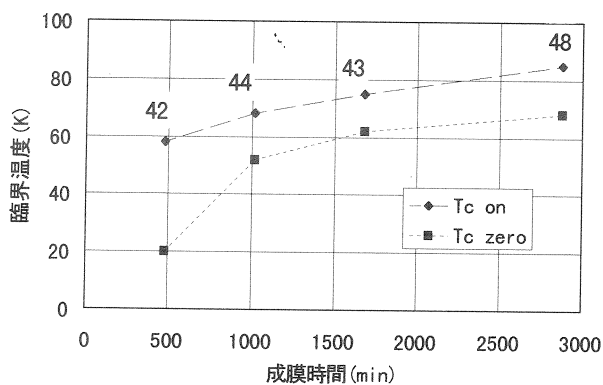


Fig. 2. 成膜時間と臨界温度との関係

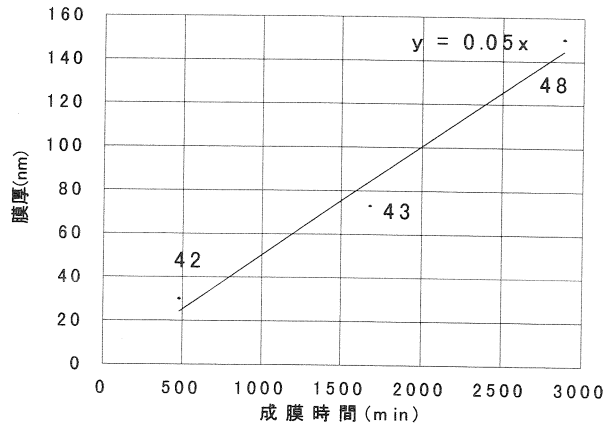


Fig. 3. 成膜時間と膜厚との関係

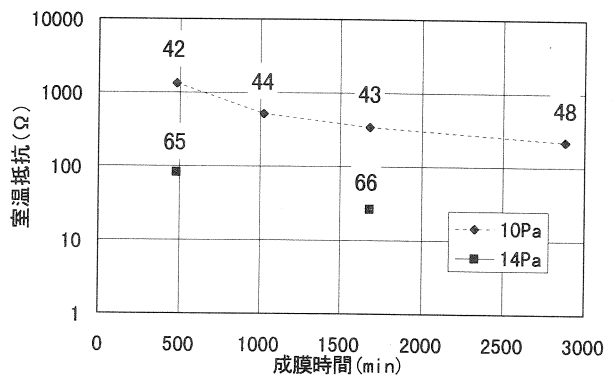


Fig. 4. 成膜時間と室温抵抗との関係 (基板温度997K)

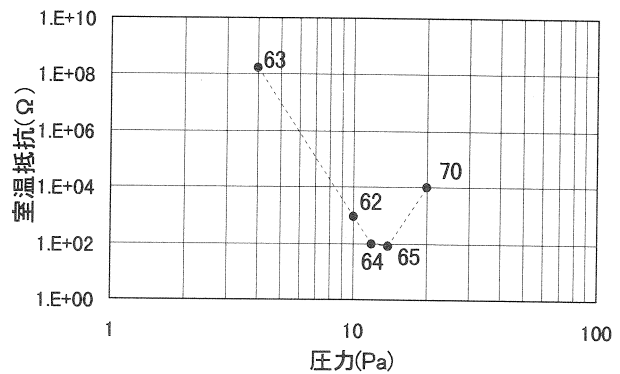


Fig. 5. 圧力と室温抵抗との関係 (基板温度997K, 480min成膜)

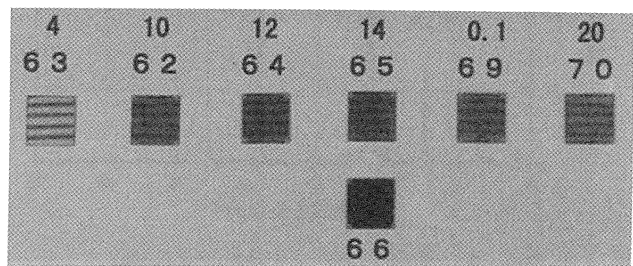


Fig. 6. SrTiO<sub>3</sub>基板上へ成膜したYBCO膜 (金蒸着後)

次に、Fig. 5 で極小値をとったサンプル 65 について成膜時間を 1680min としたサンプル 66 についての特性評価の結果について示す。両サンプルの室温抵抗の関係につ

いては Fig. 4 にプロットした。Fig. 7 はサンプル 66 の as-grown のものについて液体ヘリウムを用い臨界温度を測定した結果を示す。オンセット  $T_{c\ on} \approx 85\text{K}$ 、ゼロ抵抗温度  $T_{c\ zero} \approx 74\text{K}$  が得られた。ただし、時間経過による膜特性の劣化が著しく室温抵抗値が 24 時間経過で約 2 倍、2 ヶ月経過後約 5 倍の値に上昇、膜の不安定さを示した。Fig. 8 は、同サンプルの X 線回折パターンを示す。X 線回折パターン上 YBCO の (001), (002), (004), (005), (007) の各面の回折ピークがはっきりと現れ、基板以外に他の面指数を示す回折ピークが存在しないことから、完全な c 軸配向膜 (c 軸が基板に垂直に配向) であり、良い配向性の膜が得られていることがわかる。また、YBCO(005) 面の回折ピークの角度から算出した c 軸の長さは 1.171nm でやや長めであった。このことより、膜からの酸素欠損或いは結晶性が甘くなっている<sup>(3)</sup>ことが考えられ膜の不安定さの一因と思われる。一方、より高压 (80Pa) 側のスパッタ条件で結晶性の向上が報告<sup>(4)</sup>されていることから今後高压スパッタの方向についても成膜条件を検討する。

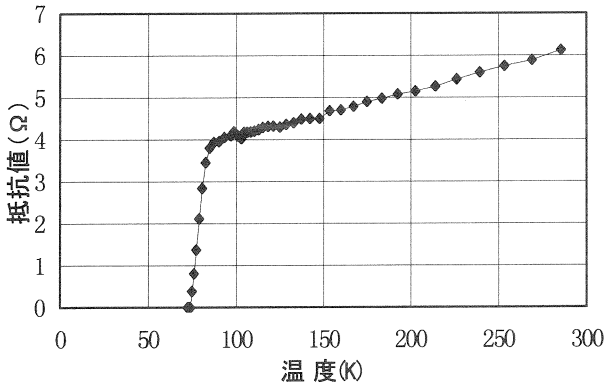


Fig. 7 臨界温度測定データ (サンプル 66)

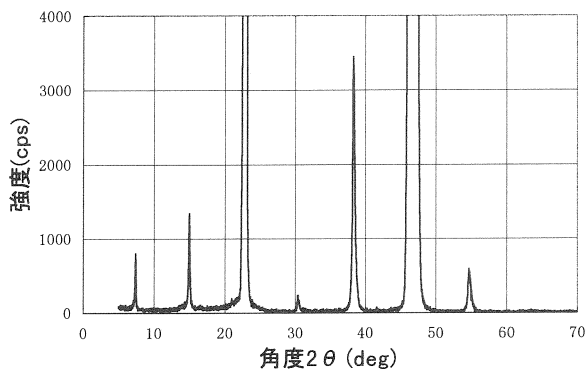


Fig. 8 X線回折データ (サンプル 66)

なお、Fig. 9 は同サンプルの臨界電流特性を示す。本計測では、測定系の最大電流が 100mA であるため 67K 以下の温度では最大電流通電時において電圧が発生していないことを確認した。また、段差計により計測した本サンプル

の膜厚は 120nm である。ここで単位面積当たりの電流密度を求めると 67K において電流値 100mA、試料の幅が 10mm 及び膜厚から  $8.3 \times 10^3 \text{A/cm}^2$  と計算され、今後 3 桁程度の膜質の改善について成膜条件を検討する。

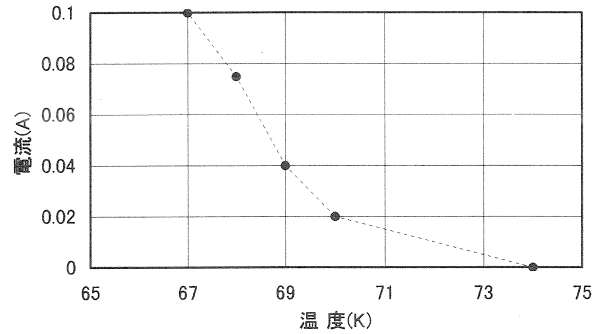


Fig. 9 臨界電流測定データ (サンプル 66)

#### 4. むすび

以上、今回のヘリコンスパッタ装置を用いた YBCO 薄膜の成膜実験により

- 1)  $\text{SrTiO}_3(100)$  基板上に配向性の良い膜が得られた。
- 2) 前回報告の MgO での as-grown での臨界温度が、オンセット  $T_{c\ on} \approx 80\text{K}$ 、ゼロ抵抗温度  $T_{c\ zero} \approx 70\text{K}$  に対し、今回実験により  $\text{SrTiO}_3(100)$  基板での臨界温度特性がオンセット  $T_{c\ on} \approx 85\text{K}$ 、ゼロ抵抗温度  $T_{c\ zero} \approx 74\text{K}$  とそれぞれ数 K の特性向上が確認された。
- 3) 67K における単位面積あたりの臨界電流密度は  $8.3 \times 10^3 \text{A/cm}^2$  であった。

Fig. 2 より膜厚と臨界温度との間に相関があることから、さらに長時間成膜を行うことにより膜厚を厚くすることで特性向上が考えられるが、現在の成膜レートでは現実的でない。このため今後は放電電力及び、基板ターゲット間距離を調整し成膜レートを上げ、現状の膜厚 (30~120nm) を 300~400nm 程度の膜厚としてデバイスに供される膜を狙っていきたい。加えて、9 年度は、成膜中の酸化制御について、酸素ラジカル源の効果及び基板への局所酸素導入による効果について実験を行う予定である。

本研究を進めるにあたり、適切なご指導を頂きました九州大学工学部電子工学科、円福啓二先生に深く感謝致します。

#### 文献

- (1) 秋本恭喜・小幡睦憲・池田哲: 大分県産業科学技術センター研究報告, 平成 7 年度, pp55-57
- (2) 田中靖三: "酸化物超電導体とその応用", 産業図書
- (3) 川崎雅司: "高温超伝導デバイス用薄膜技術", 低温工学, Vol. 31 No. 11 (1996), pp563-571
- (4) 塩田雄裕ほか: "高温超電導の応用—光センサ・電界効果型トランジスタへの応用", 丸善