

CVD 法による薄膜生成技術の研究

電子部電子科 秋本 恭喜

1. はじめに

プラズマ反応により生成される非晶質（アモルファス）薄膜は、他手法による成膜に比較し、

- 低温で膜生成が可能であること
- 反応ガスの選択により、多種の単層・多層の薄膜形成が可能なこと
- 大面積に均一な膜を形成可能なこと

等の利点を有することから

- ①太陽電池をはじめとするアモルファス半導体
- ②金属・プラスチック等の表面処理（セラミックスコーティング）

の分野で近年注目されている技術である。

電子部では、プラズマ CVD 装置を用い、薄膜生成及びその応用技術の確立を図ることを目的とし、現在、アモルファスシリコン（以下 a-si）膜を主体に作製、この膜に B（ホウ素）或いは P（リン）を導入し、これらの膜を積層した、光センサデバイスの試作研究を行っている。

本稿では、a-si 膜に B を導入し、P 形の半導体薄膜作製の基礎データ取得を行ったので以下にその概要について説明する。

2. 概 要

プラズマ CVD は、基板表面に原料となるガスを供給し、プラズマ励起を利用した化学反応により薄膜を析出コートする薄膜形成法の一つである。

図 1 に、本実験で使用したプラズマ CVD 装置の系統図を示す。また表 1 に、a-si の形成条件を示す。

ここでは、ガス種として、 SiH_4 （シラン）、 B_2H_6 （ジボラン）、ベースガスとして H_2 （水素）を用い a-si 膜に B を導入した場合の成膜条件による膜特

性変化についてデータの取得を行った。

写真 1 に、パイレックスガラス基板の上に、a-si 膜を成膜した後の断面状態を示す。

図 2 に、 SiH_4 及び B_2H_6 の流量比に対する表面抵抗値の変化例を示す。この図より、流量比を制御することで、a-si 膜中の B 濃度の制御が可能であることがわかる。

また、流量比を一定とした場合の成膜時間に対する膜厚変化例を図 3 に、その時の表面抵抗値変化例を図 4 に示す。

図 2～4 により、B 含有濃度及び推積速度等 a-si 膜形成条件の制御要素の目安を得ることが可能である。

尚成膜においては、基板試料の表面処理（溶剤及び酸洗浄）を行う必要がある。これは、基板の洗浄並びに、基板と膜との密着性を高める為である。

この CVD 法による薄膜生成は、化学反応が主体であり、

- 多岐にわたる制御要素（基板温度・反応圧力・ガス流量比及びその濃度 etc.）の最適化
- 膜の特性評価技術の確立

これら両者の調和を図ることが、薄膜生成技術確立のカギを握っている。

3. おわりに

今回は、P 形のアモルファス半導体試作上の制御要素となる基礎データの取得を行った。この後、膜質に対する検討を行い、P（リン）導入による n 形半導体薄膜の試作及び P 形、n 形半導体薄膜を積層した場合について、各々特性評価を行い、光センサ等応用面での検討を行ってゆきたい。

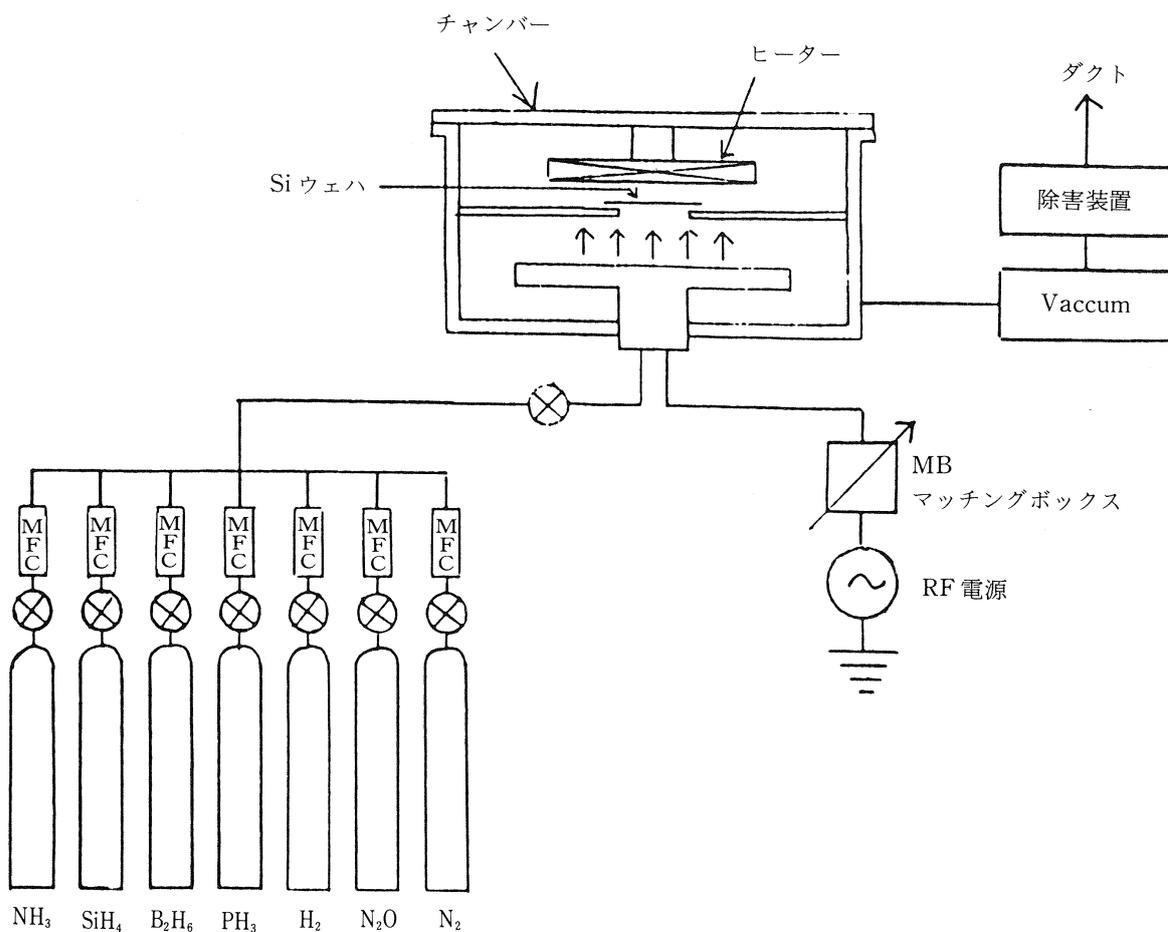


図1 プラズマCVD装置系統図

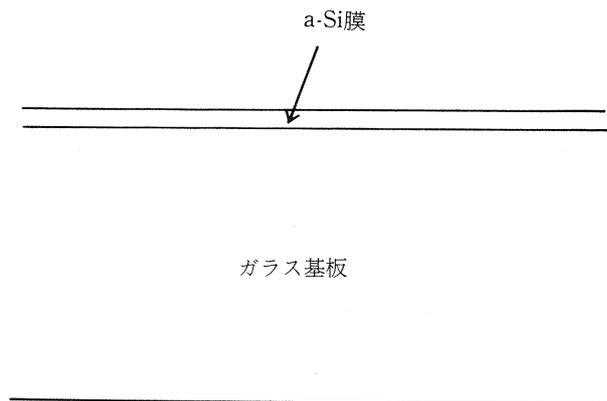
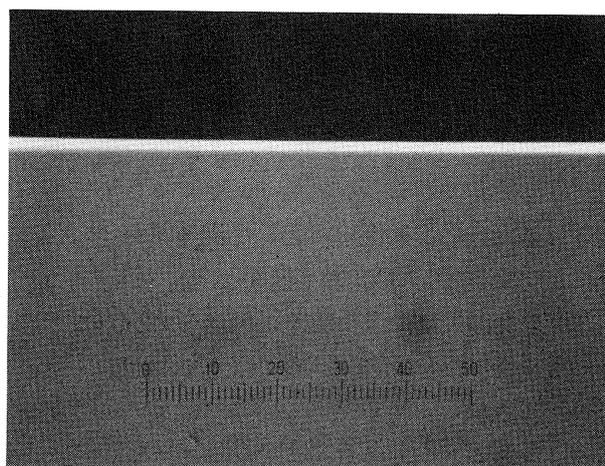


写真1 ガラス基板上成膜後の断面 (400倍拡大)

表1 アモルファス Si の形成条件

項目	条件
反応ガス	SiH ₄ (H ₂ 希釈)
圧力	0.2~0.5Torr
基板温度	300°C前後
放電パワー	100W
ガス流量	SiH ₄ : 20ccm B ₂ H ₆ : 20~150ccm (H ₂ 希釈)

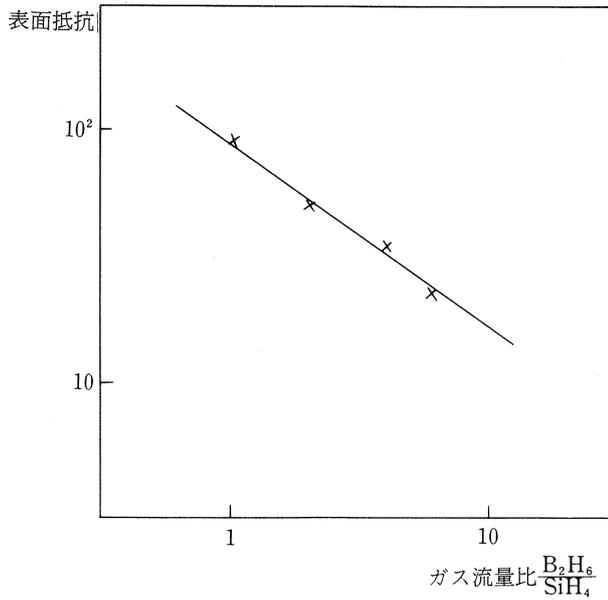


図2 ガス流量比 $\frac{B_2H_6}{SiH_4}$ に対する表面抵抗変化例

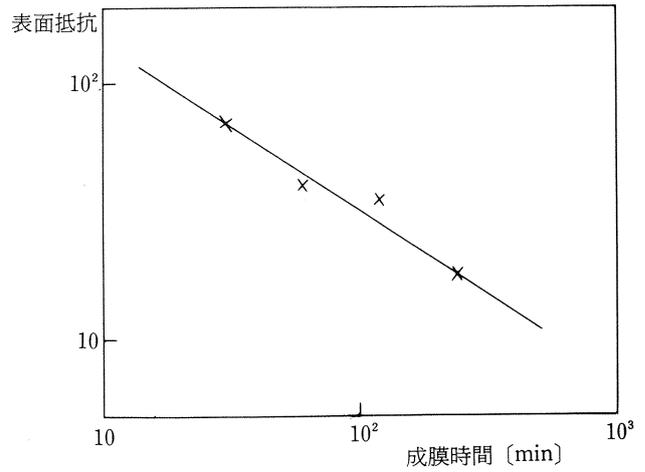


図3 成膜時間に対する表面抵抗値変化例

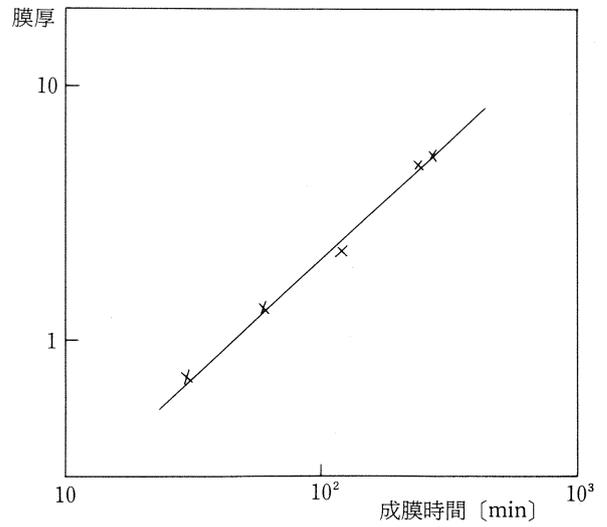


図4 成膜時間に対する膜厚変化例